



青春归来

日月光集团校园招聘宣讲会

目录

CONTENTS

01

我们是谁

02

为什么选择我们

03

我们需要是人才

04

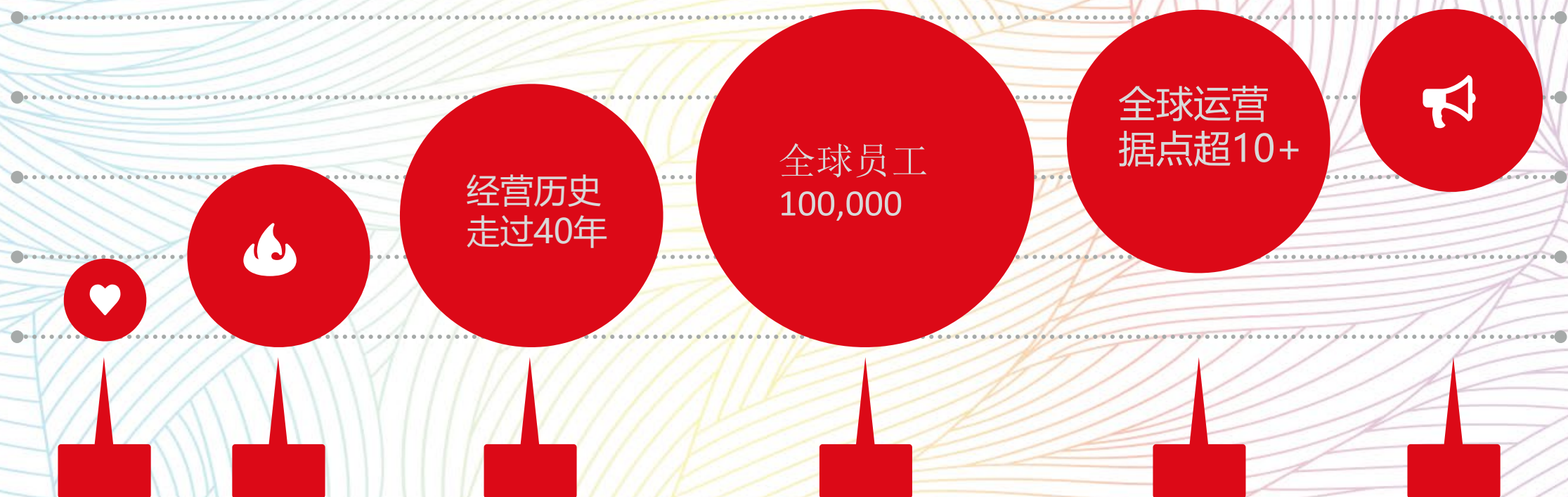
如何加入我们



01 我们是谁

集团简介

日月光集团为全球第一大半导体制造服务公司，长期提供全球客户最佳的服务与最先进的技术。自1984年设立至今，专注于提供半导体客户完整之封装及测试服务，包括晶片前段测试及晶圆针测至后段之封装、材料及成品测试的一元化服务。客户也可以透过日月光集团中的子公司环隆电气，提供完善的电子制造服务整体解决方案。日月光集团的全球营运据点涵盖中国台湾、韩国、马来西亚、新加坡、日本、中国大陆、美国、墨西哥及欧洲多个主要城市，以前瞻性的策略考量生产制造据点的建立，服务半导体制造供应链缩短生产周期且方便材料的供给，皆紧邻当地的晶圆代工厂、专业电子代工厂（EMS）与委托设计制造（ODM）公司。全球员工人数超 100,000。日月光集团三十周年 荣获富比世(Forbes)杂志评选为亚洲企业五十强(Fab50)，亦是 2014 年台湾唯一上榜之上市公司。





02 为什么选择我们?

环境及文化、人文关怀



全年恒温干净



办公环境



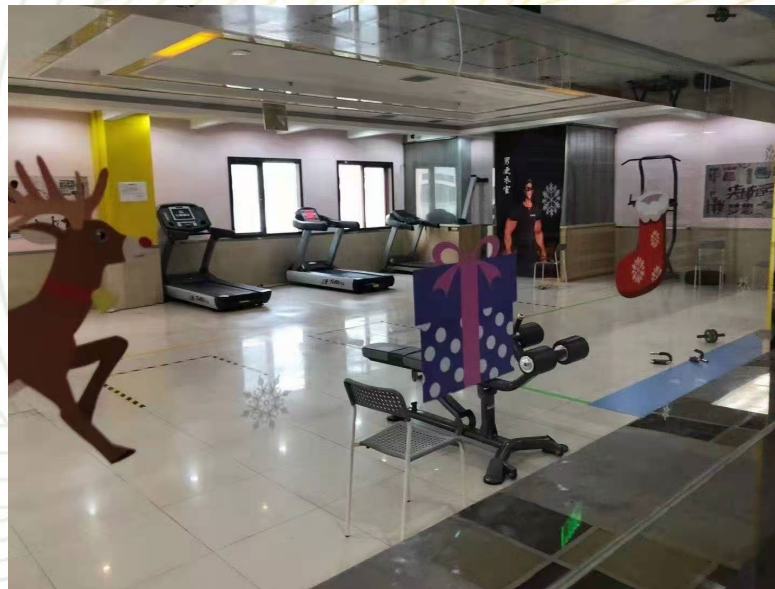
注重人才培养
晋升



多姿多彩文娱活动



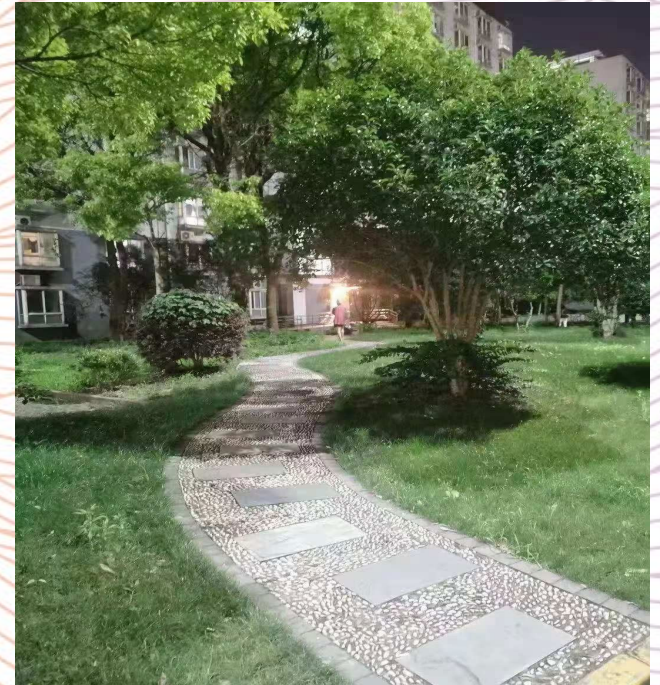
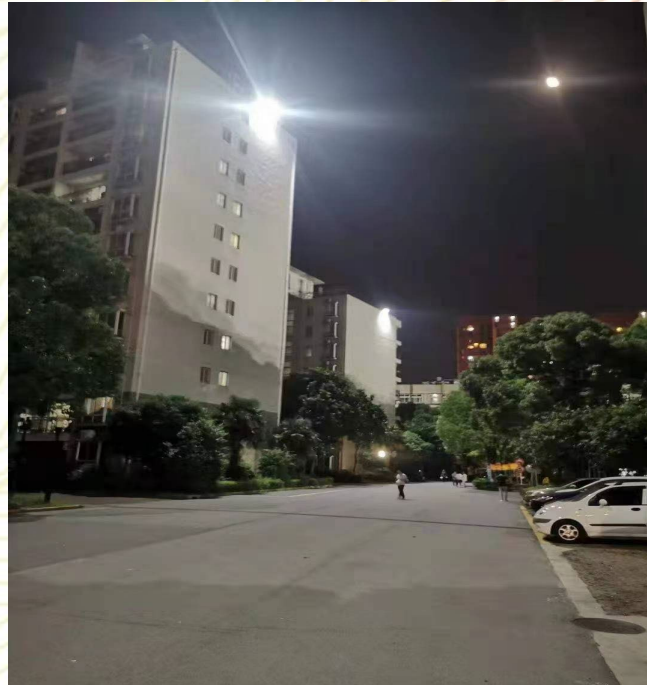
日月光中国自 2002 年起在上海张江高科技园区投资设厂，2006 年已在威海、深圳、江苏苏州、昆山、广东惠州等地建厂，预计总投资超过 100 亿美金。公司为员工提供优美的宿舍，多个万人以上的大型生活社区。生活社区可为每位员工提供完善的娱乐、休闲、学习、生活、晋升培训服务。设有：图书馆、电影院、培训教室、心理辅导工作室、自修室、舞蹈室、电脑室、邮政所、超市、美食街、洗衣房、美发室、医疗中心、网吧、体育馆等以服务和丰富员工业余生活。宿舍间分为 2--4 人间，均设有空调、卫浴房和 24 小时热水，楼层设有茶水间和洗衣房，每栋宿舍设有烹饪间、电视间方便员工聚会派对活动。提供免费可口的工作餐和干净的用餐环境。为来自五湖四海的同仁汇集各地美食小吃。



提供全年应季工作服、工作鞋、工作帽等相关物品。生产车间全年空调恒温并时时净化无尘化处理。

**毕业生正式入职后依法签订劳动合同，缴纳五险（养老、医疗、工伤、失业、生育），并依个人意愿
交纳住房公积金。每年年底依公司营运绩效及个人绩效表现发放年终奖金。**

不仅有传统节日礼物、生日礼物、晚婚礼金、晚育礼金、丧葬补助金等
依据工作年限，员工享受带薪年假。举办各种文体活动，丰富员工业余生活，增强企业的凝聚力和向
心力







03 我们需要的人才



理工
科

A

最低本科以上，本科优先

有数电模电知识储
备

B

了解集成电
路

愿意基层做
起

C

接受企业晋升体制，教育培训体
制

认真踏
实

D

勤奋好
学

乐观

E

团
结

积
极

F

互
助

热爱芯片半导体行
业

G

愿意从事IC封装技术工程工
作

我们提供的薪酬福利

薪资构成：底薪+加班费+岗位津贴+全勤奖

实习岗位：轮岗，培训定岗

薪资福利：入职购买商业险

首月综合收入5000+元/月（首月培训较多）

3个月后平均7000-9000元/月

1年以上平均薪资8000-12000元/月

工作时间：10小时/每天两班倒（芯片封装测试仪器暂时不能停止运转）

实习生经过基层操作实践，通过集团层层考核，中级工程师及以上，办公室职能正常班

工作地点：威海、上海、苏州、昆山等

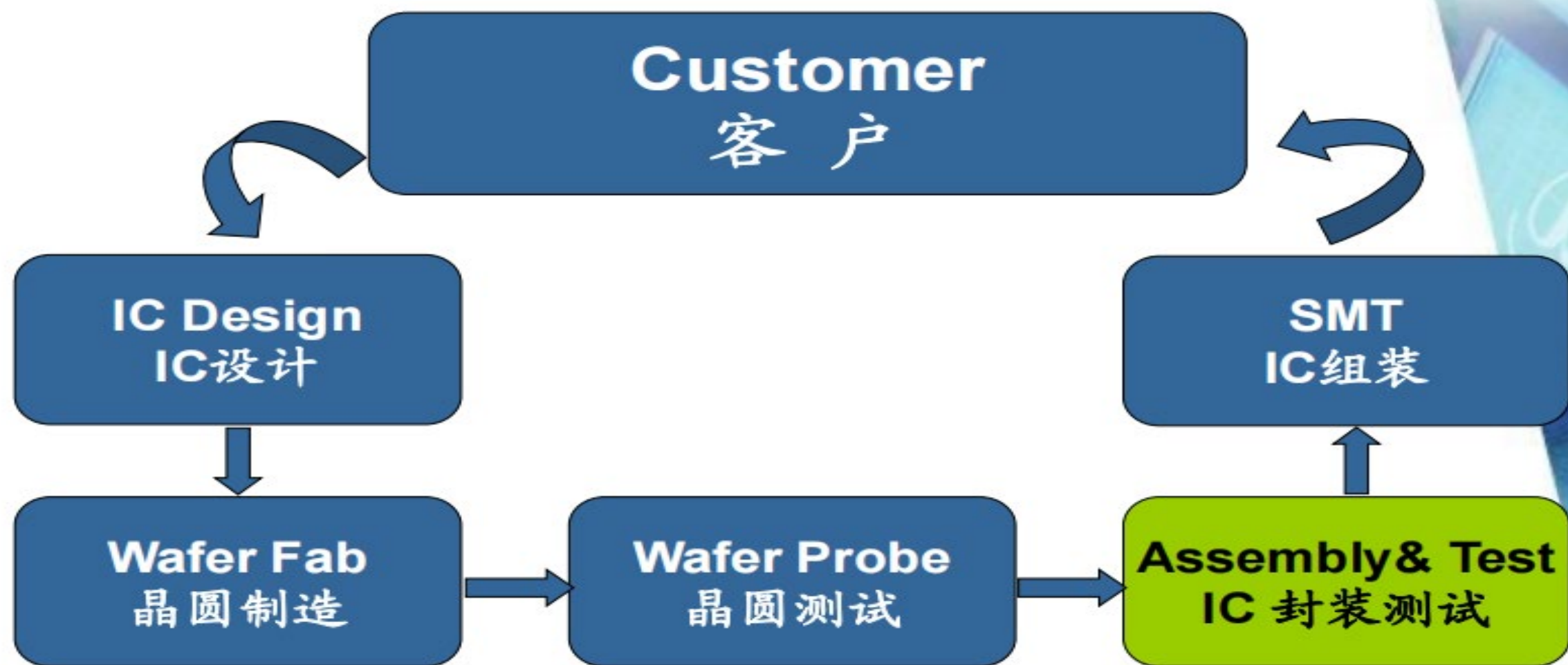
福利待遇：入职缴纳社保，管吃管住，食宿全包

岗位要求：理工科学生优先，本科及以上，本科优先，入职有培训，有带教



我们核心封装技术

IC Process Flow



IC Package (IC的封装形式)

Package--封装体:

- 指芯片 (**Die**) 和不同类型的框架 (**L/F**) 和塑封料 (**EMC**) 形成的不同外形的封装体。
- IC Package**种类很多, 可以按以下标准分类:
 - 按封装材料划分为:
金属封装、陶瓷封装、塑料封装
 - 按照和**PCB**板连接方式分为:
PTH封装和**SMT**封装
 - 按照封装外型可分为:
SOT、**SOIC**、**TSSOP**、**QFN**、**QFP**、**BGA**、**CSP**等;

IC Package (IC的封装形式)

- 按封装材料划分为:



塑料封装

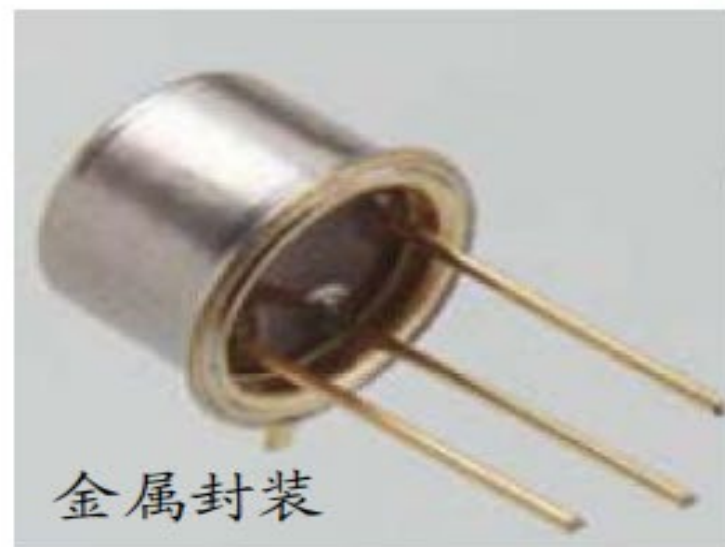


陶瓷封装

金属封装主要用于军工或航天技术，无商业化产品；

陶瓷封装优于金属封装，也用于军事产品，占少量商业化市场；

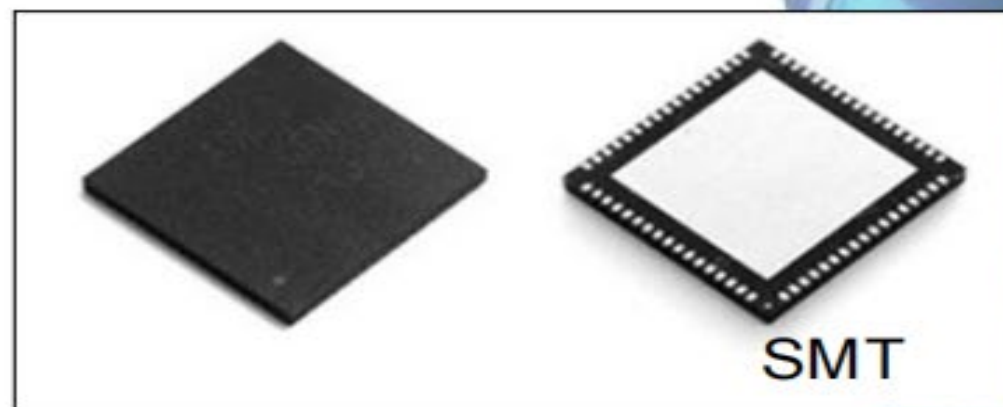
塑料封装用于消费电子，因为其成本低，工艺简单，可靠性高而占有绝大部分的市场份额；



金属封装

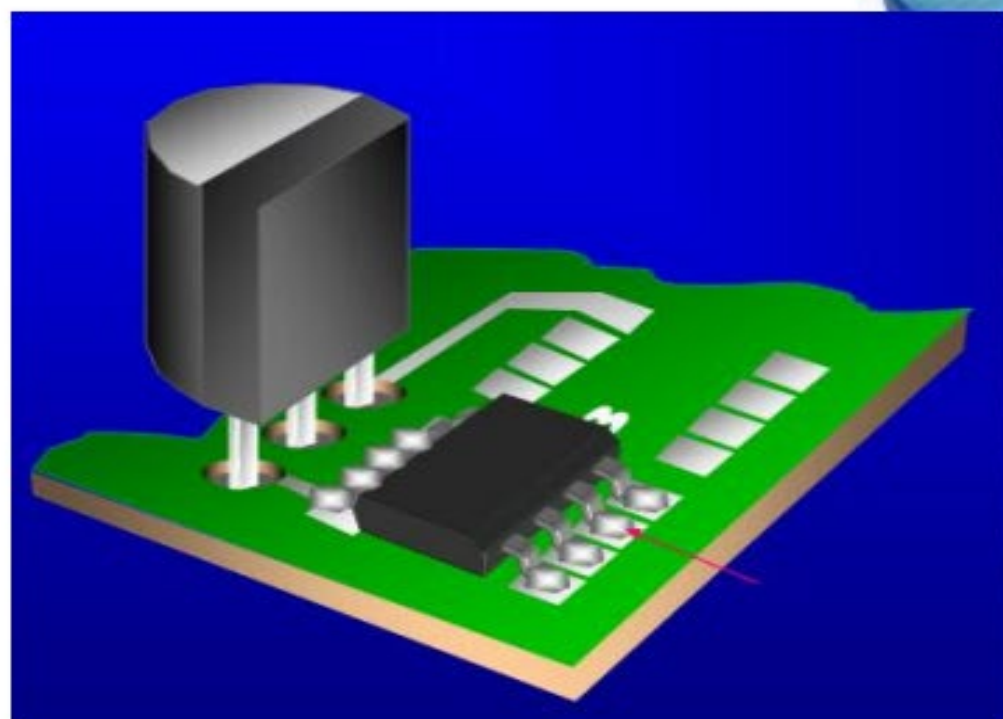
IC Package (IC的封装形式)

- 按与PCB板的连接方式划分为:



PTH-Pin Through Hole, 通孔式;
SMT-Surface Mount Technology
, 表面贴装式。

目前市面上大部分IC均采为SMT式的



IC Package (IC的封装形式)

- 按封装外型可分为:

SOT、QFN、SOIC、TSSOP、QFP、BGA、CSP等;

封装形式和工艺逐步高级和复杂

- 决定封装形式的两个关键因素:

- 封装效率。芯片面积/封装面积, 尽量接近1:1;
- 引脚数。引脚数越多, 越高级, 但是工艺难度也相应增加;

其中, **CSP**由于采用了**Flip Chip**技术和裸片封装, 达到了芯片面积/封装面积=1:1, 为目前最高级的技术;

IC Package (IC的封装形式)

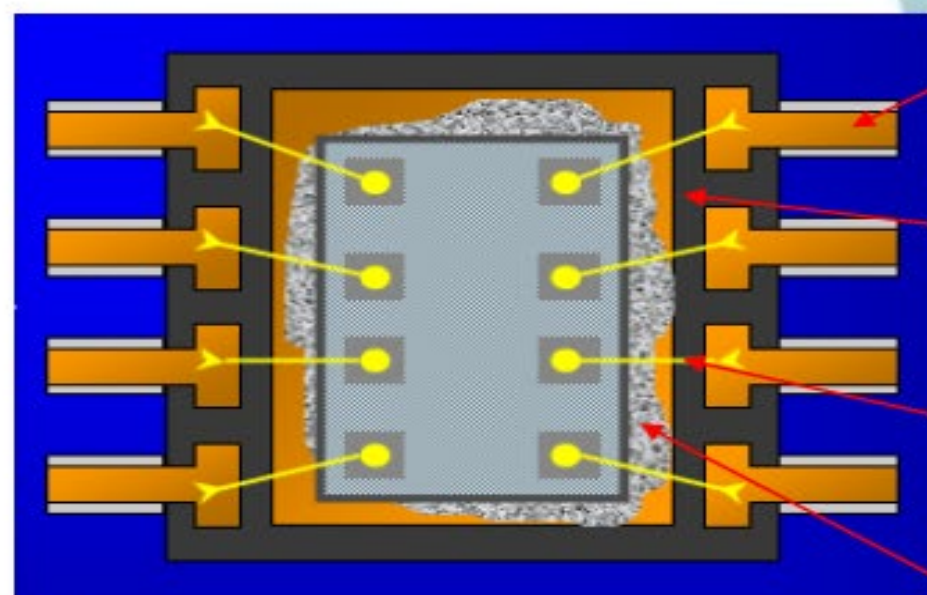
- QFN—Quad Flat No-lead Package 四方无引脚扁平封装
- SOIC—Small Outline IC 小外形IC封装
- TSSOP—Thin Small Shrink Outline Package 薄小外形封装
- QFP—Quad Flat Package 四方引脚扁平式封装
- BGA—Ball Grid Array Package 球栅阵列式封装
- CSP—Chip Scale Package 芯片尺寸级封装



IC Package Structure (IC结构图)



TOP VIEW



Lead Frame
引线框架

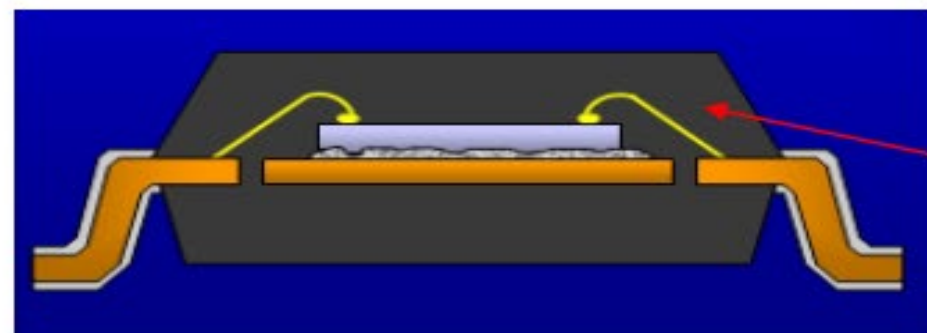
Die Pad
芯片焊盘

Gold Wire
金线

Epoxy
银浆



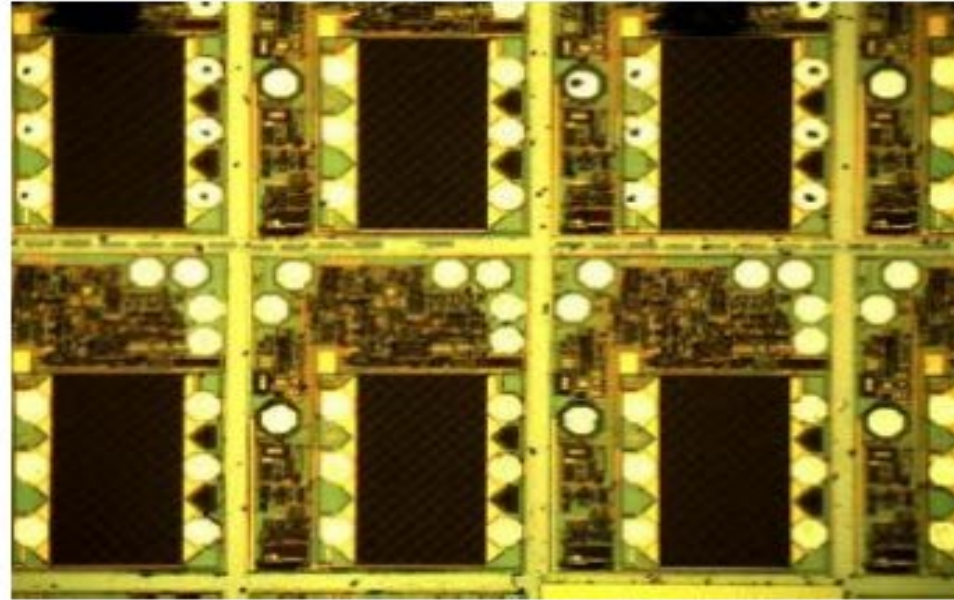
SIDE VIEW



Mold Compound
环氧树脂

Raw Material in Assembly(封装原材料)

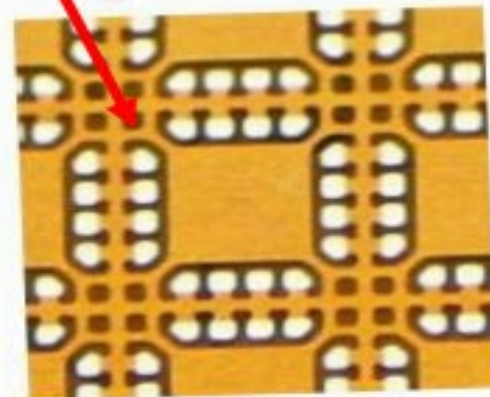
【Wafer】晶圆



.....

Raw Material in Assembly(封装原材料)

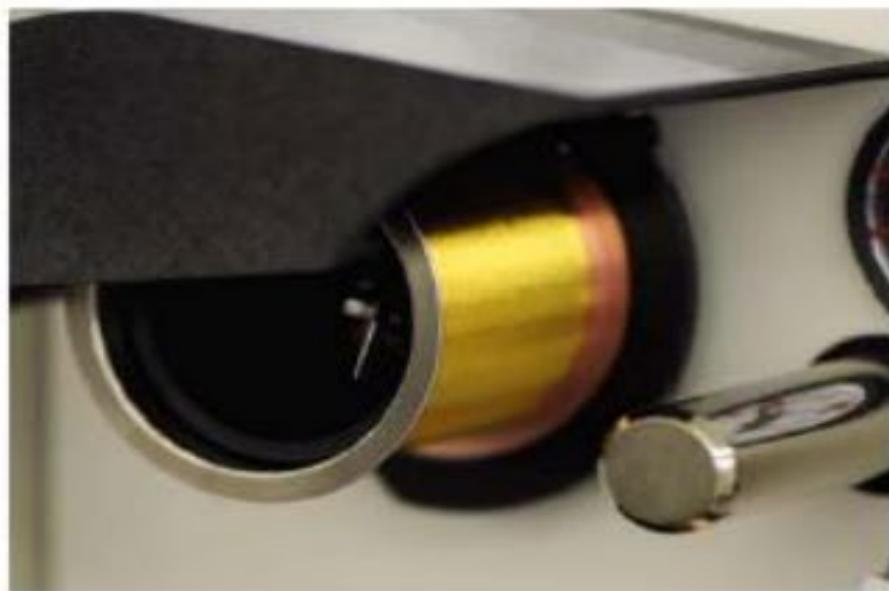
【Lead Frame】引线框架



- 提供电路连接和Die的固定作用;
- 主要材料为铜, 会在上面进行镀银、NiPdAu等材料;
- L/F的制程有Etch和Stamp两种;
- 易氧化, 存放于氮气柜中, 湿度小于40%RH;
- 除了BGA和CSP外, 其他Package都会采用Lead Frame, BGA采用的是Substrate;

Raw Material in Assembly(封装原材料)

【Gold Wire】焊接金线



- 实现芯片和外部引线框架的电性和物理连接;
- 金线采用的是99.99%的高纯度金;
- 同时, 出于成本考虑, 目前有采用铜线和铝线工艺的。优点是成本降低, 同时工艺难度加大, 良率降低;
- 线径决定可传导的电流; 0.8mil, 1.0mil, 1.3mils, 1.5mils和2.0mils;

Raw Material in Assembly(封装原材料)

【Mold Compound】塑封料/环氧树脂

- 主要成分为：环氧树脂及各种添加剂（固化剂，改性剂，脱模剂，染色剂，阻燃剂等）；
- 主要功能为：在熔融状态下将Die和Lead Frame包裹起来，提供物理和电气保护，防止外界干扰；
- 存放条件：零下5° 保存，常温下需回温24小时；



Raw Material in Assembly(封装原材料)

【Epoxy】银浆

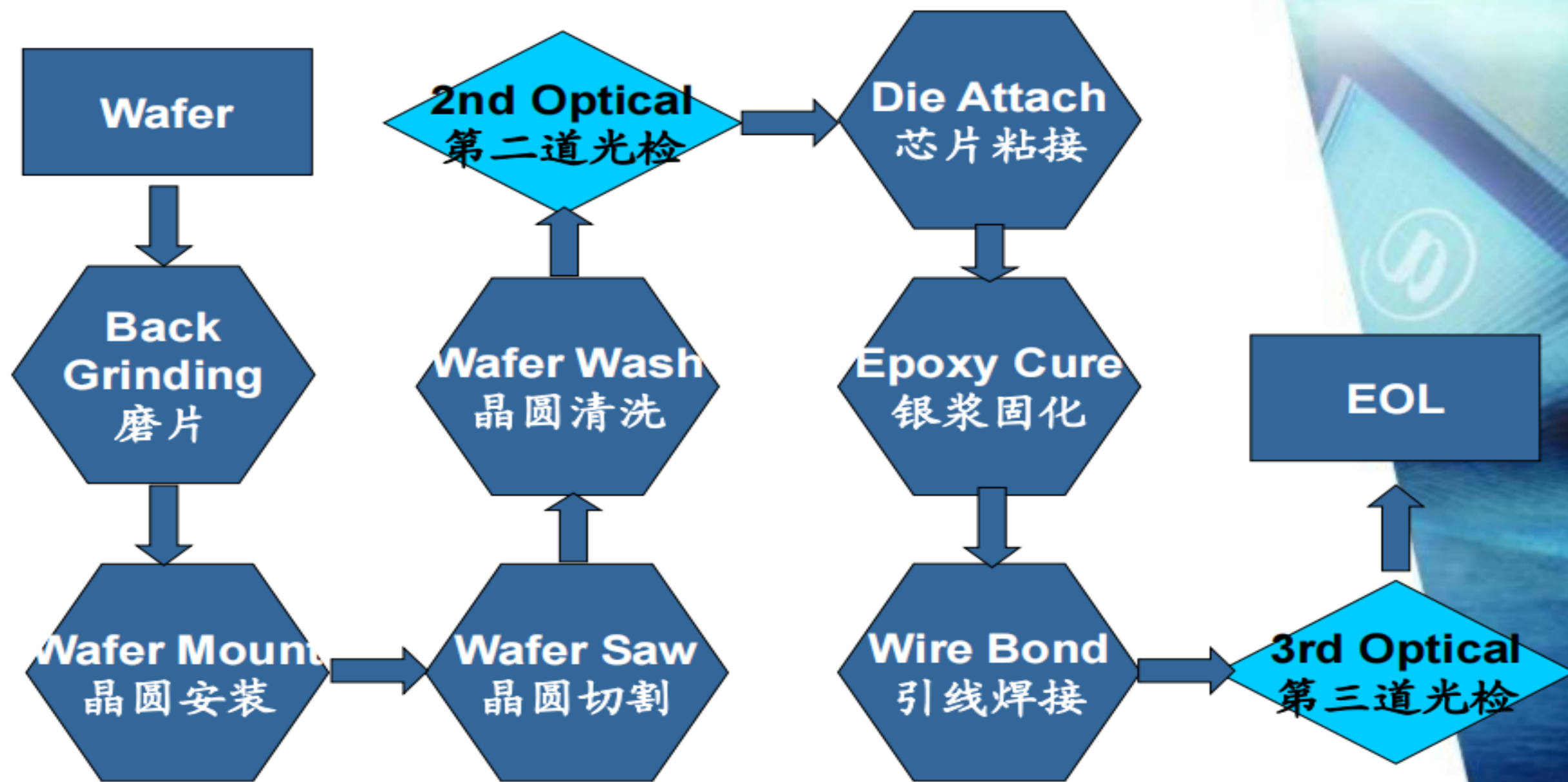


- 成分为环氧树脂填充金属粉末（Ag）；
- 有三个作用：将Die固定在Die Pad上；
散热作用，导电作用；
- -50° 以下存放，使用之前回温24小时；

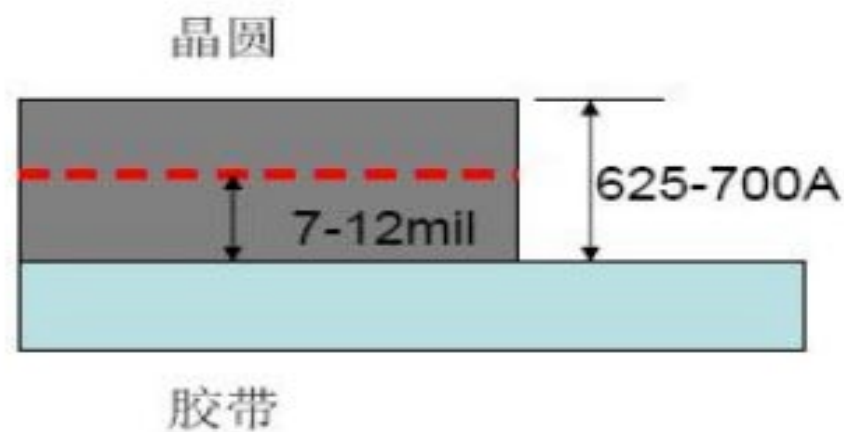
Typical Assembly Process Flow



FOL- Front of Line前段工艺

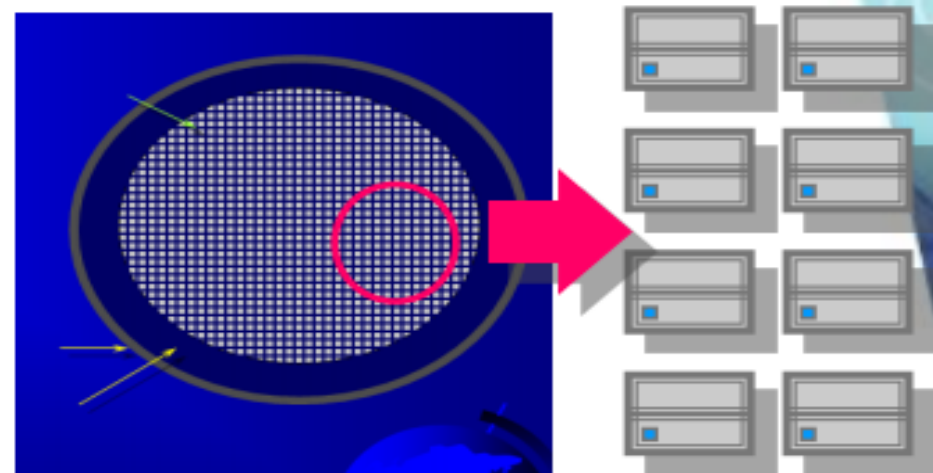
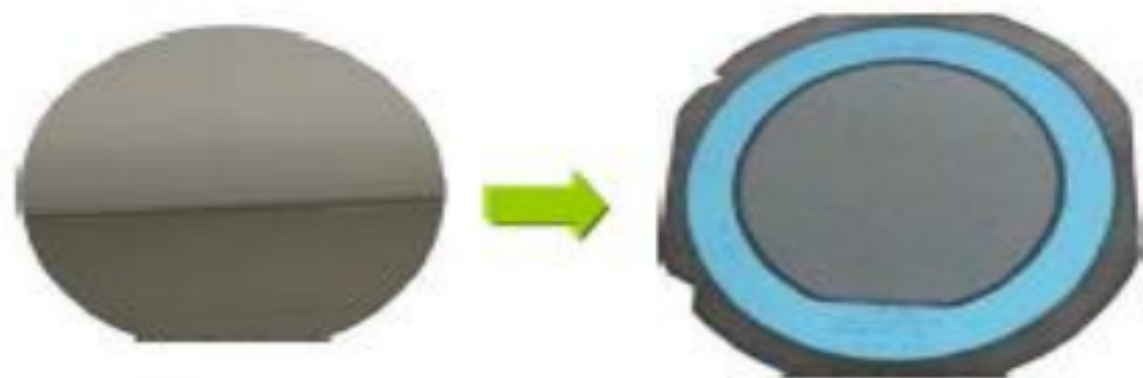


FOL- Back Grinding背面减薄



- 将从晶圆厂出来的**Wafer**进行背面研磨，来减薄晶圆达到封装需要的厚度（8mils~10mils）；
- 磨片时，需要在正面（**Active Area**）贴胶带保护电路区域同时研磨背面。研磨之后，去除胶带，测量厚度；

FOL- Wafer Saw晶圆切割

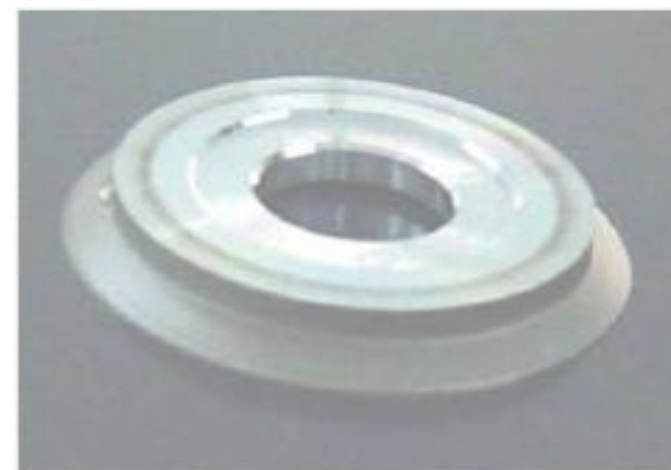


- 将晶圆粘贴在蓝膜（Mylar）上，使得即使被切割开后，不会散落；
- 通过Saw Blade将整片Wafer切割成一个个独立的Dice，方便后面的Die Attach等工序；
- Wafer Wash主要清洗Saw时候产生的各种粉尘，清洁Wafer；

FOL- Wafer Saw 晶圆切割



Wafer Saw Machine



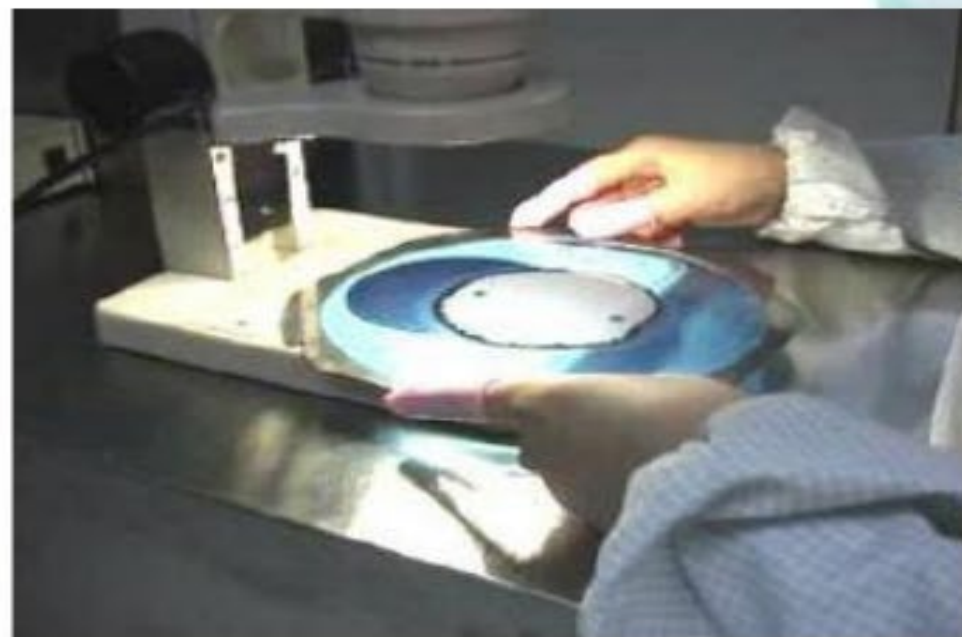
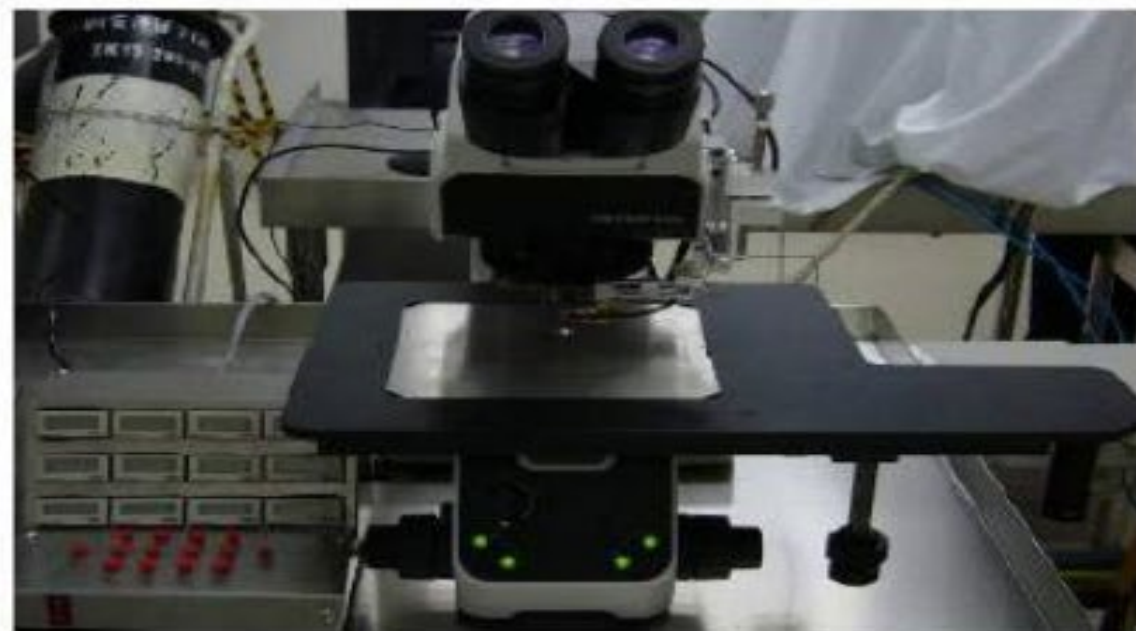
Saw Blade(切割刀片):

Life Time: 900~1500M;

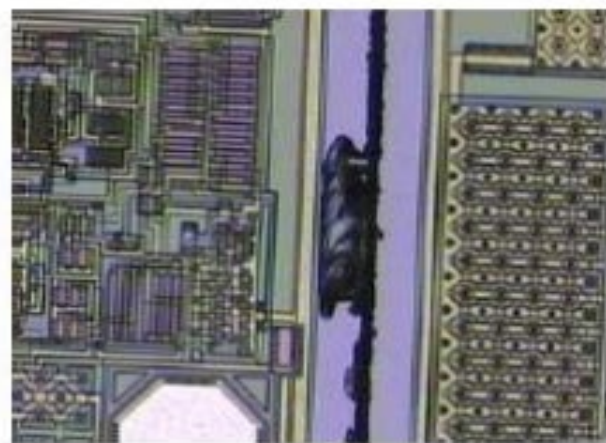
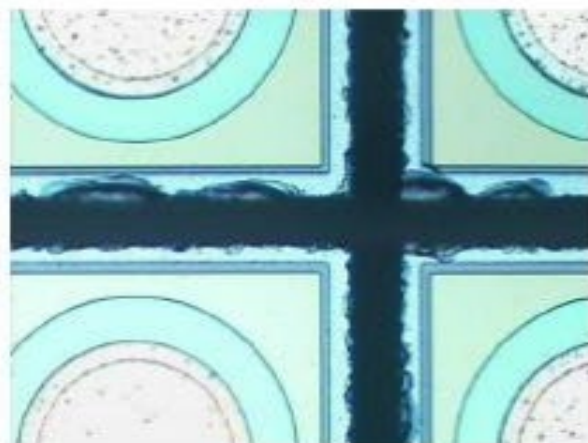
Spindler Speed: 30~50K rpm;

Feed Speed: 30~50/s;

FOL- 2nd Optical Inspection二光检查



主要是针对**Wafer Saw**之后在显微镜下进行**Wafer**的外观检查，是否有出现废品。



Chipping Die
崩边

FOL- Die Attach 芯片粘接



Epoxy Storage:
零下50度存放;

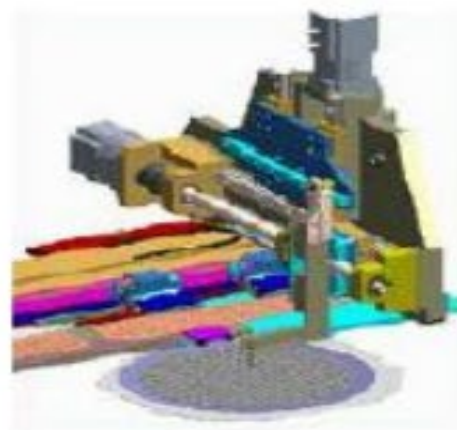
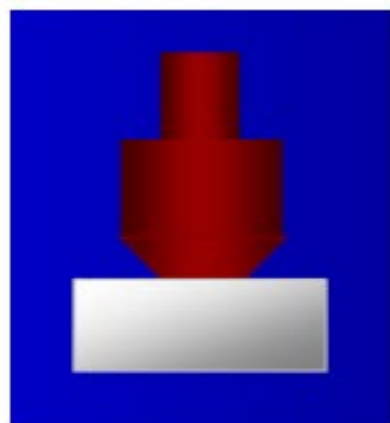


Epoxy Aging:
使用之前回温, 除去气泡;



Epoxy Writing:
点银浆于L/F的Pad上, Pattern可选;

FOL- Die Attach 芯片粘接

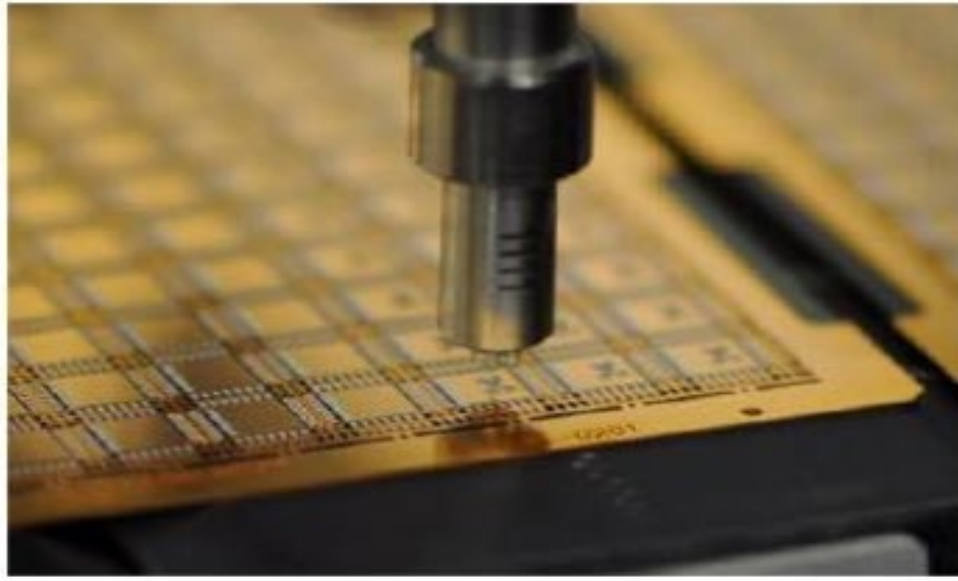


芯片拾取过程:

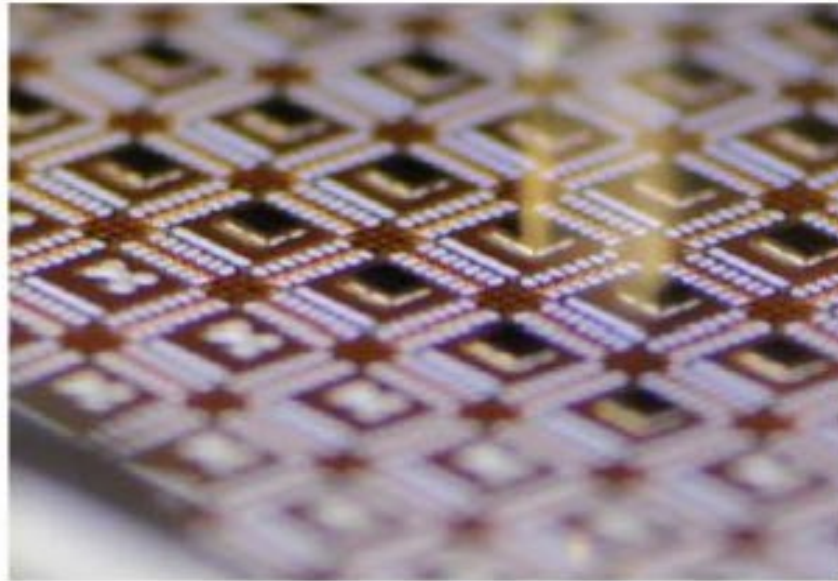
- 1、**Ejector Pin**从wafer下方的**Mylar**顶起芯片，使之便于脱离蓝膜；
- 2、**Collect/Pick up head**从上方吸起芯片，完成从**Wafer**到**L/F**的运输过程；
- 3、**Collect**以一定的力将芯片**Bond**在点有银浆的**L/F**的**Pad**上，具体位置可控；
- 4、**Bond Head Resolution:**
X-0.2um; Y-0.5um; Z-1.25um;
- 5、**Bond Head Speed:** 1.3m/s;



FOL– Die Attach 芯片粘接



Epoxy Write:
Coverage >75%;



Die Attach:
Placement <0.05mm;



FOL- Epoxy Cure 银浆固化



银浆固化:

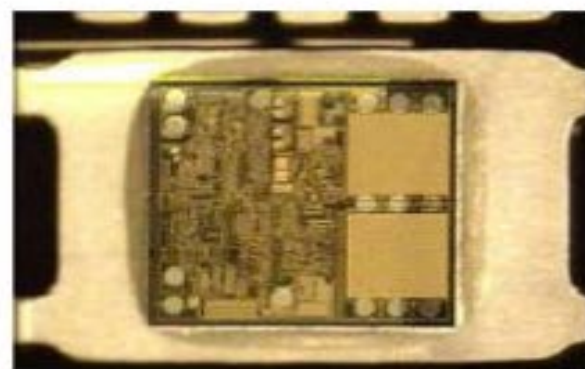
175° C, 1个小时;
N2环境, 防止氧化:



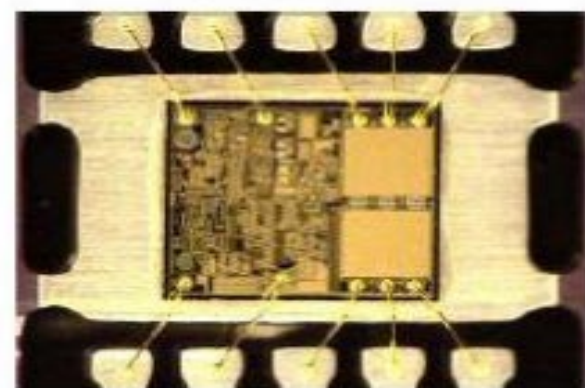
Die Attach质量检查:

Die Shear (芯片剪切力)

FOL- Wire Bonding 引线焊接



Before



After

※利用高纯度的金线（Au）、铜线（Cu）或铝线（Al）把 Pad 和 Lead 通过焊接的方法连接起来。Pad 是芯片上电路的外接点，Lead 是 Lead Frame 上的连接点。

W/B 是封装工艺中最为关键的一部工艺。

FOL- Wire Bonding 引线焊接

Key Words:

Capillary: 陶瓷劈刀。W/B工艺中最核心的一个Bonding Tool，内部为空心，中间穿上金线，并分别在芯片的Pad和Lead Frame的Lead上形成第一和第二焊点；

EFO: 打火杆。用于在形成第一焊点时的烧球。打火杆打火形成高温，将外露于Capillary前端的金线高温熔化成球形，以便在Pad上形成第一焊点（Bond Ball）；

Bond Ball: 第一焊点。指金线在Cap的作用下，在Pad上形成的焊接点，一般为一个球形；

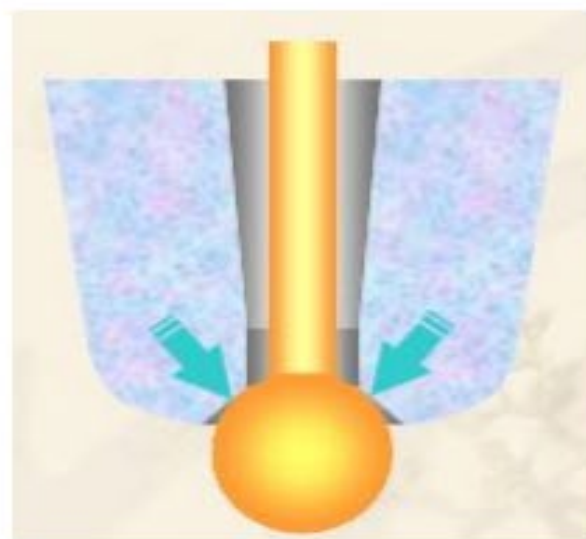
Wedge: 第二焊点。指金线在Cap的作用下，在Lead Frame上形成的焊接点，一般为月牙形（或者鱼尾形）；

W/B四要素: 压力（Force）、超声（USG Power）、时间（Time）、温度（Temperature）；

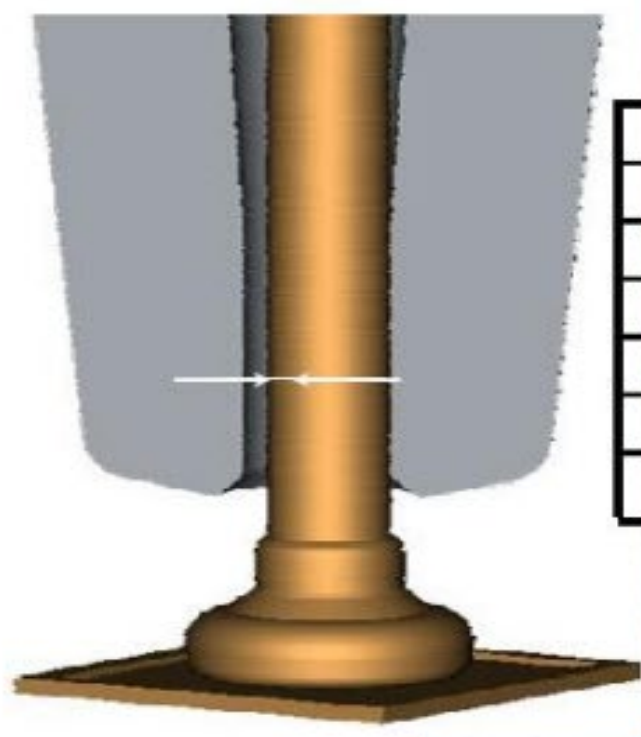
FOL- Wire Bonding 引线焊接



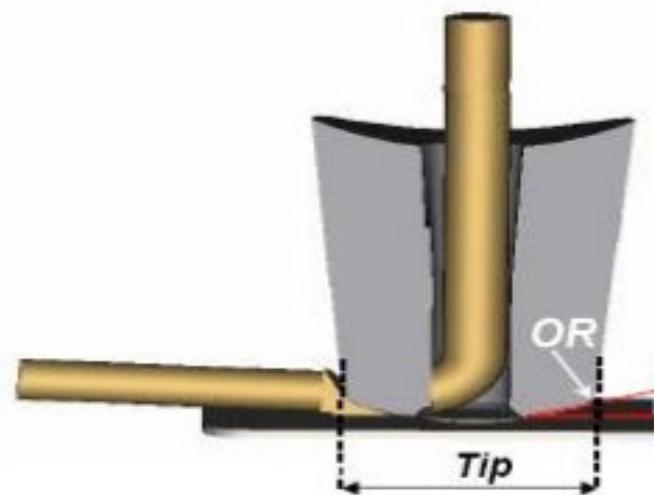
陶瓷的Capillary



内穿金线，并且在EFO的作用下，高温烧球；



金线在Cap施加的一定压力和超声的作用下，形成Bond Ball;



金线在Cap施加的一定压力作用下，形成Wedge;

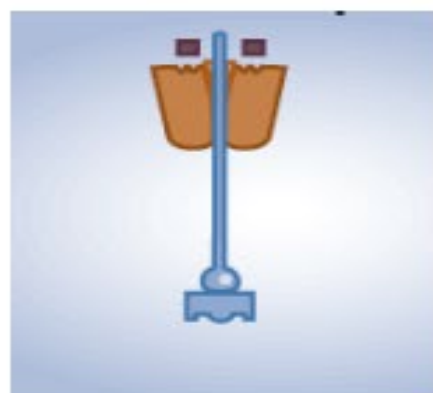
FOL- Wire Bonding 引线焊接



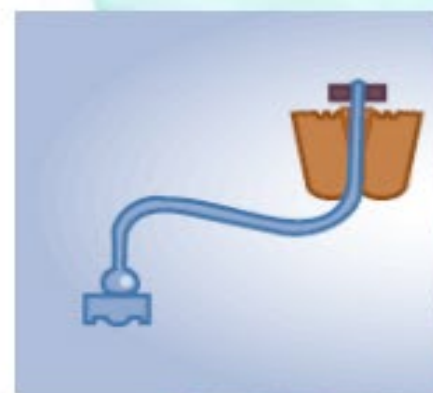
EFO打火杆在磁嘴前烧球



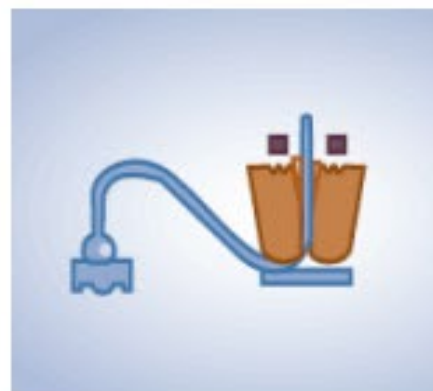
Cap下降到芯片的Pad上，加Force和Power形成第一焊点



Cap牵引金线上升



Cap运动轨迹形成良好的Wire Loop



Cap下降到Lead Frame形成焊接



Cap侧向划开，将金线切断，形成鱼尾



Cap上提，完成一次动作

FOL- Wire Bonding 引线焊接

Wire Bond的质量控制:

Wire Pull、**Stitch Pull** (金线颈部和尾部拉力)

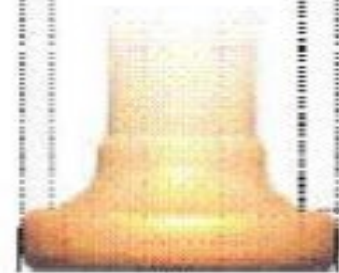
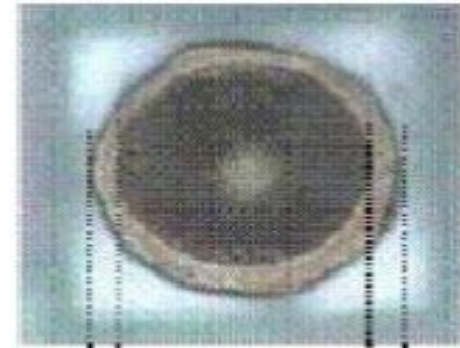
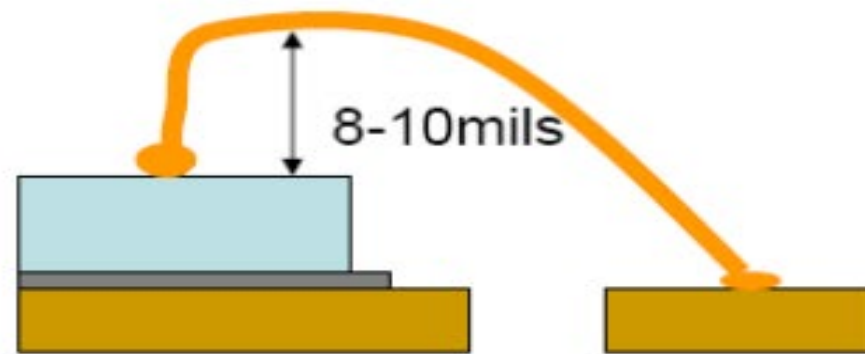
Ball Shear (金球推力)

Wire Loop (金线弧高)

Ball Thickness (金球厚度)

Crater Test (弹坑测试)

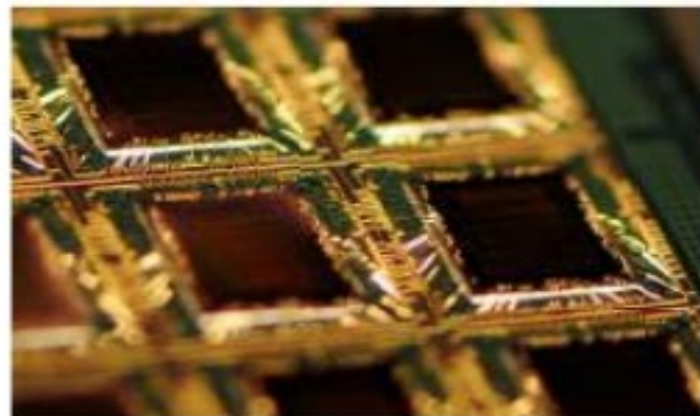
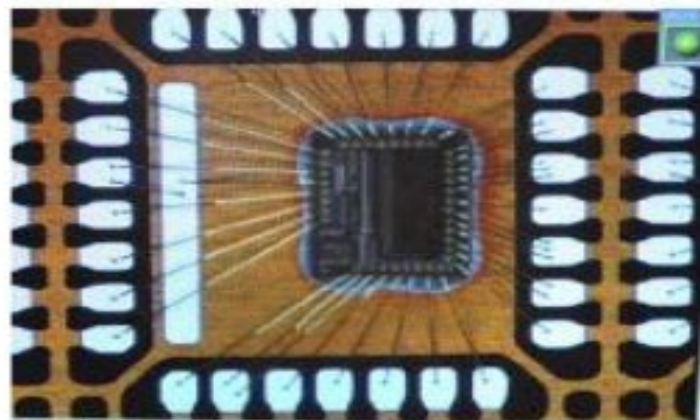
Intermetallic (金属间化合物测试)



Thickness

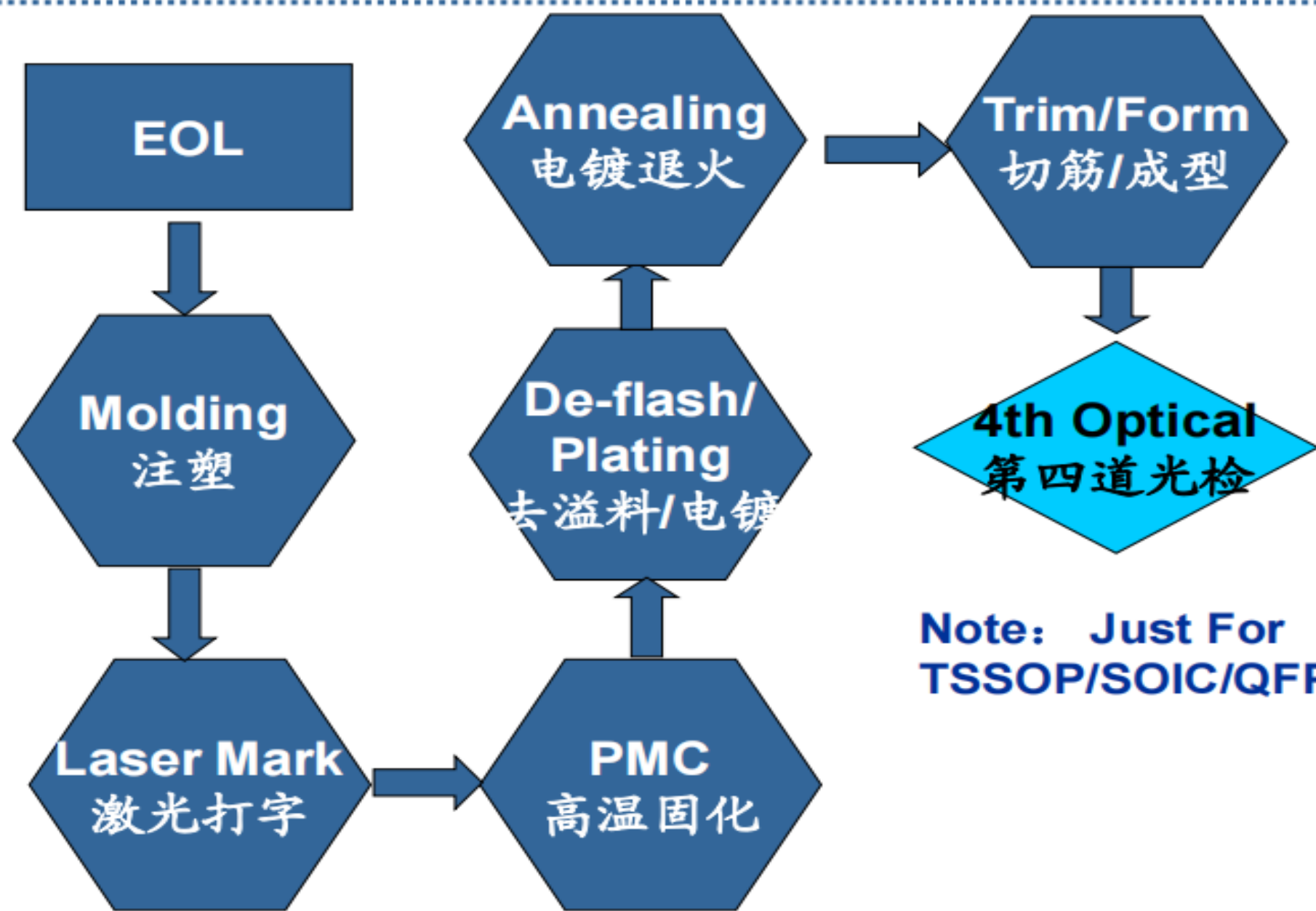
Size

FOL- 3rd Optical Inspection 三光检查



检查Die Attach和Wire Bond之后有无各种废品

EOL- End of Line后段工艺



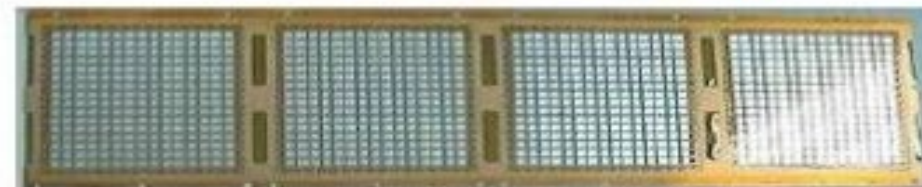
**Note: Just For
TSSOP/SOIC/QFP package**

EOL- Molding (注塑)

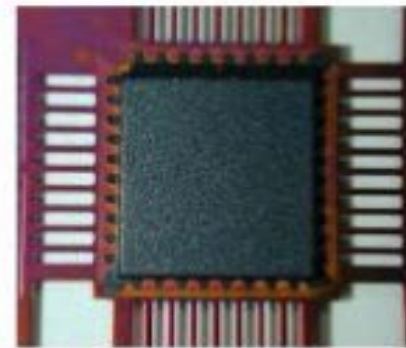
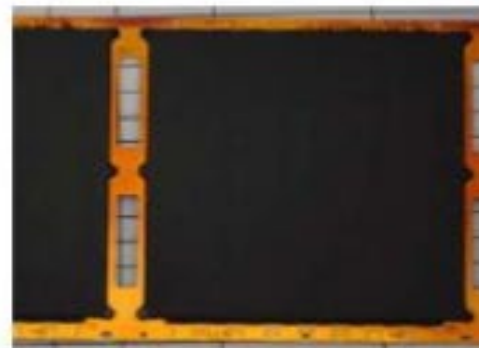
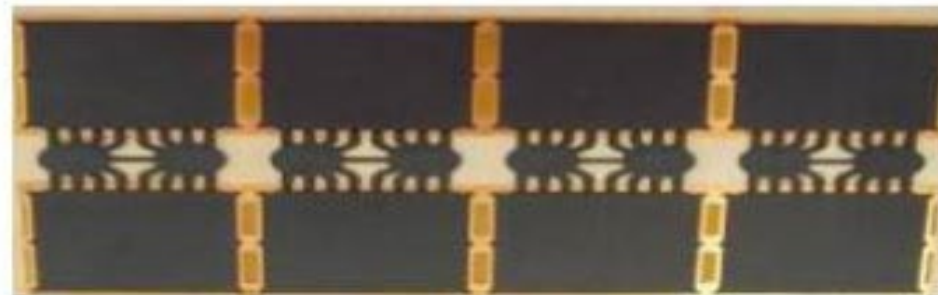


※为了防止外部环境的冲击，利用**EMC**把**Wire Bonding**完成后的产品封装起来的过程，并需要加热硬化。

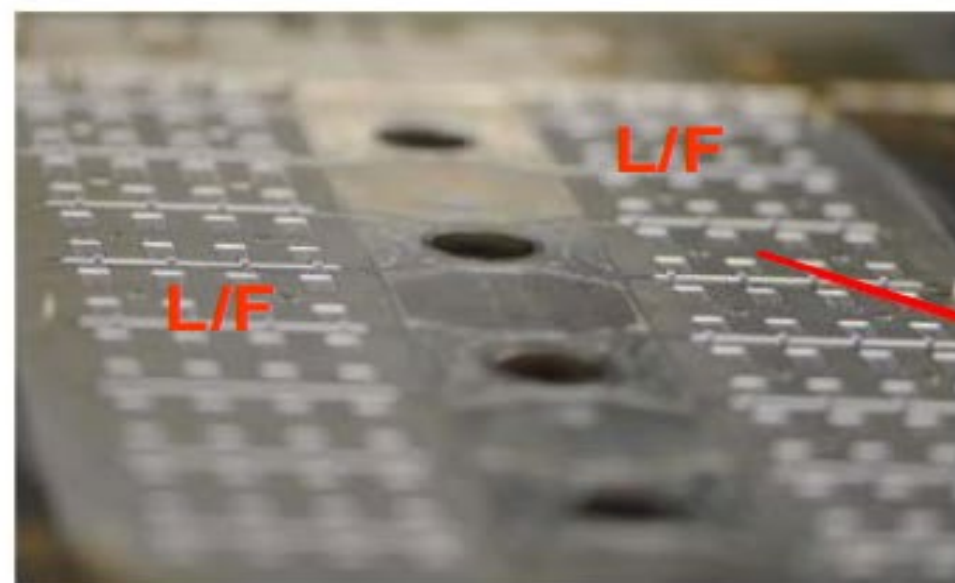
Before Molding



After Molding

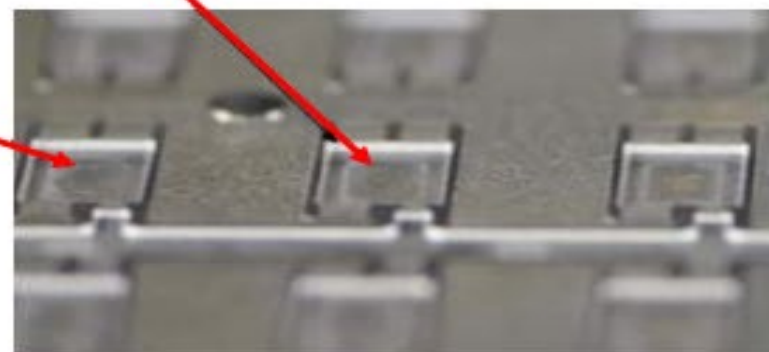


EOL- Molding (注塑)



Cavity

Molding Tool (模具)



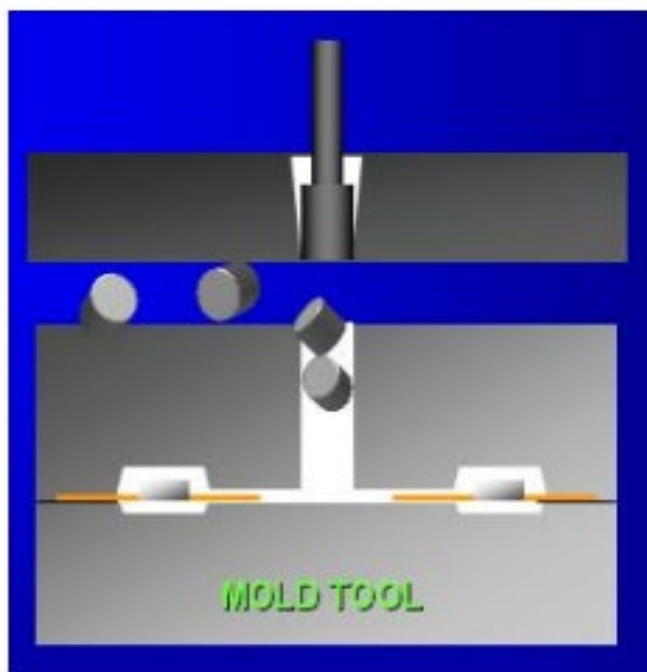
➤ **EMC (塑封料)** 为黑色块状，低温存储，使用前需先回温。其特性为：在高温下先处于熔融状态，然后会逐渐硬化，最终成型。

➤ **Molding 参数:**

**Molding Temp: 175~185° C; Clamp Pressure: 3000~4000N;
Transfer Pressure: 1000~1500Psi; Transfer Time: 5~15s;
Cure Time: 60~120s;**

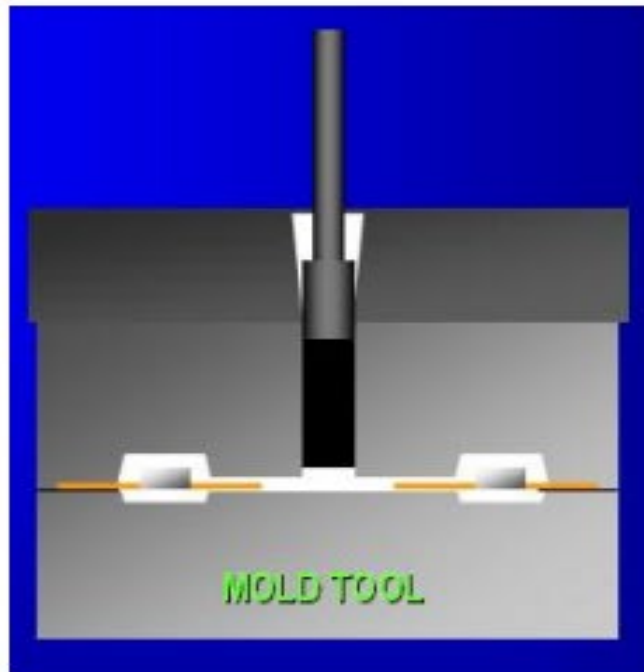
EOL- Molding (注塑)

Molding Cycle

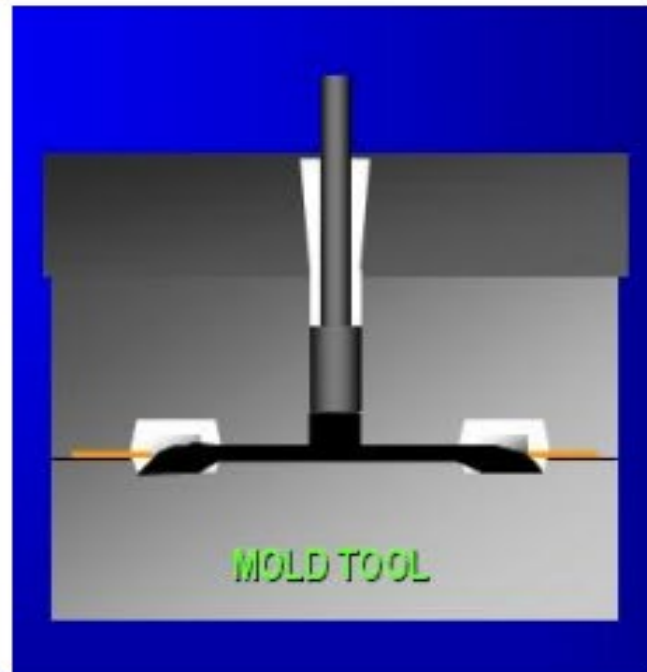


-L/F置于模具中，每个Die位于Cavity中，模具合模。

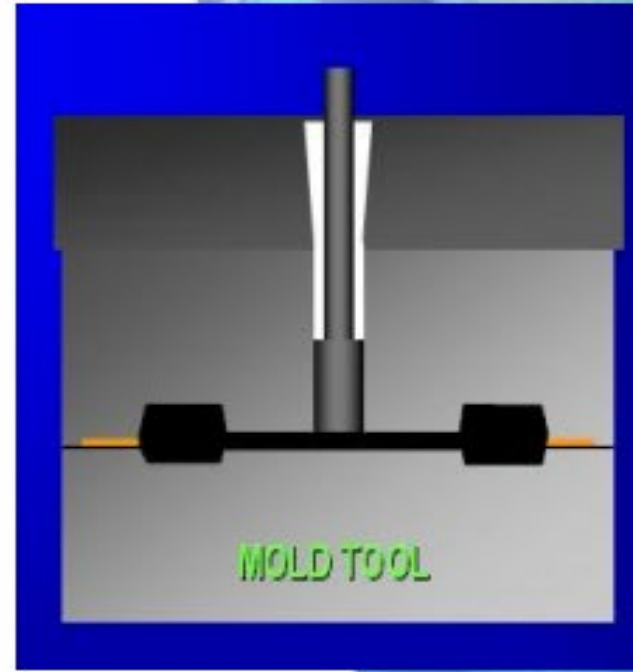
-块状EMC放入模具孔中



-高温下，EMC开始熔化，顺着轨道流向Cavity中



-从底部开始，逐渐覆盖芯片



-完全覆盖包裹完毕，成型固化

EOL- Laser Mark (激光打字)



Before



After

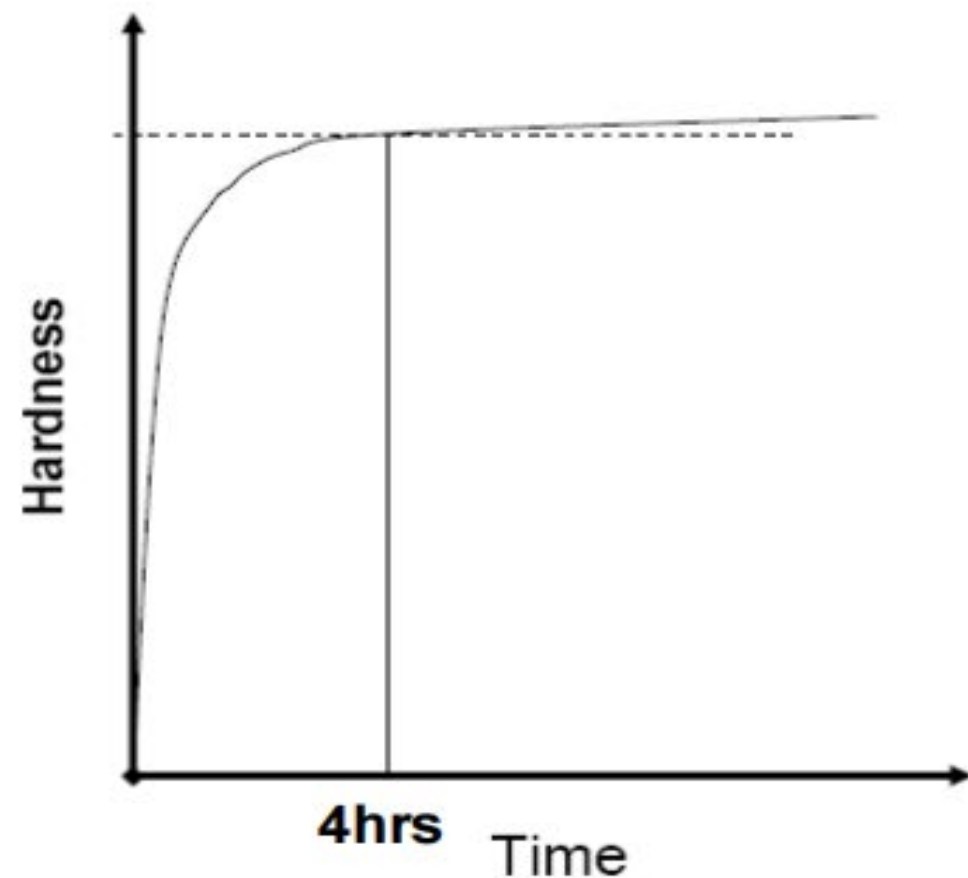


在产品 (**Package**) 的正面或者背面
激光刻字。内容有：产品名称，生产
日期，生产批次等；

EOL- Post Mold Cure (模后固化)



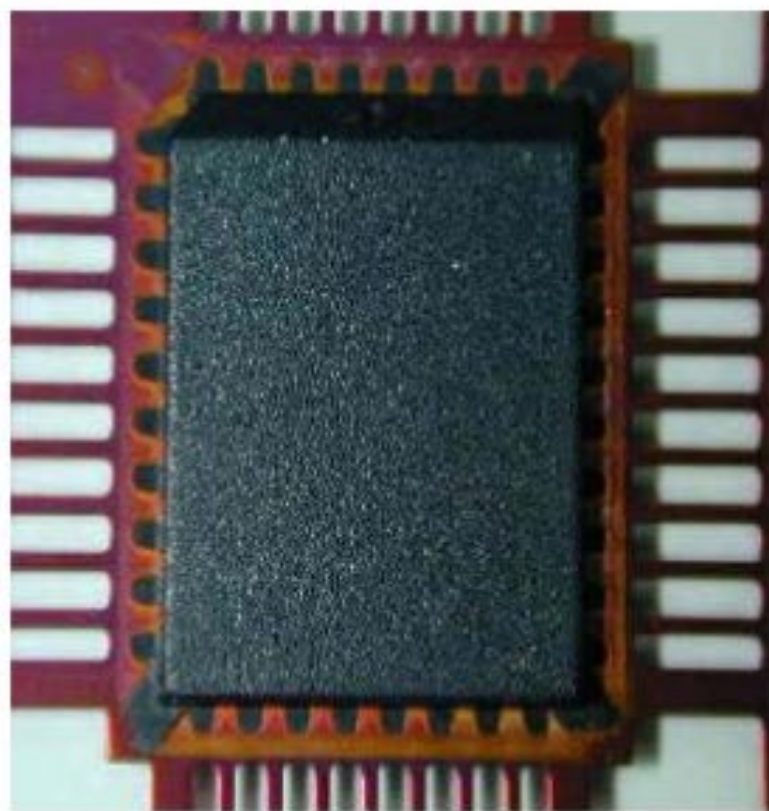
ESPEC Oven



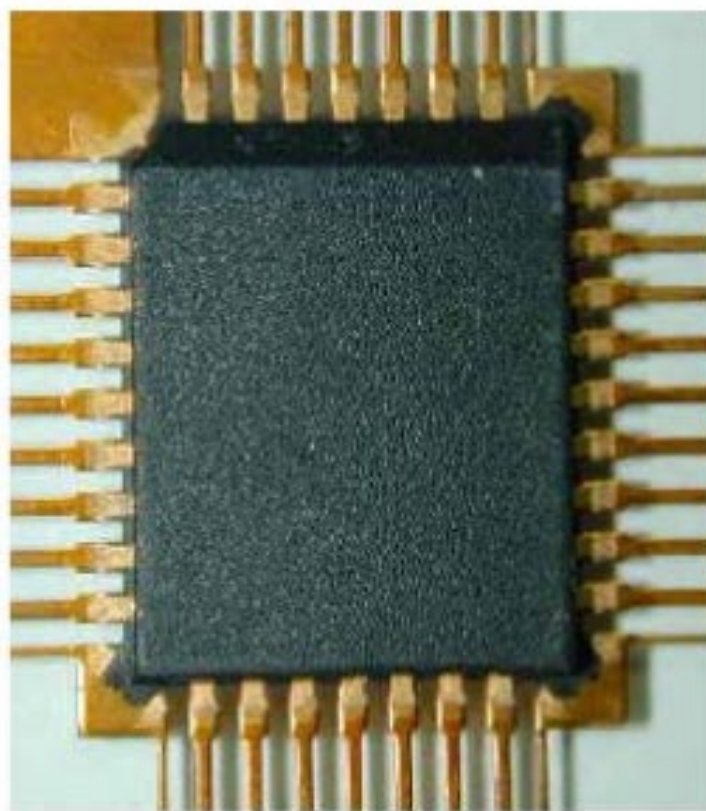
用于Molding后塑封料的固化，保护IC内部结构，消除内部应力。
Cure Temp: $175 \pm 5^{\circ} \text{C}$; Cure Time: 8Hrs

EOL- De-flash (去溢料)

Before



After



目的: De-flash的目的在于去除Molding后在管体周围Lead之间
多余的溢料;

方法: 弱酸浸泡, 高压水冲洗;

EOL- Plating (电镀)

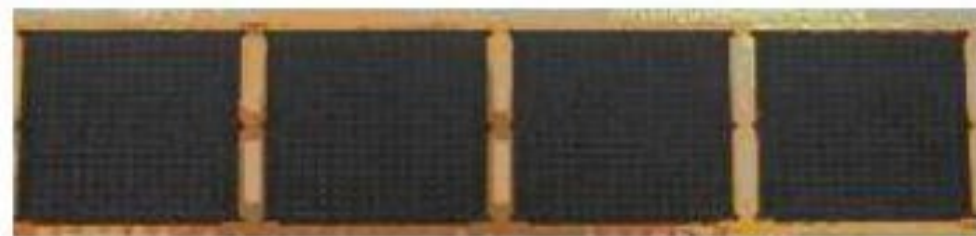


□ 利用金属和化学的方法，在Leadframe的表面镀上一层镀层，以防止外界环境的影响（潮湿和热）。并且使元器件在PCB板上容易焊接及提高导电性。

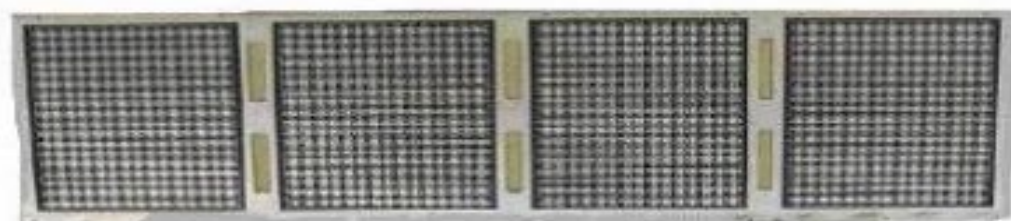
□ 电镀一般有两种类型：

Pb-Free: 无铅电镀，采用的是>99.95%的高度的锡（Tin），为目前普遍采用的技术，符合Rohs的要求；

Tin-Lead: 铅锡合金。Tin占85%，Lead占15%，由于不符合Rohs，目前基本被淘汰；

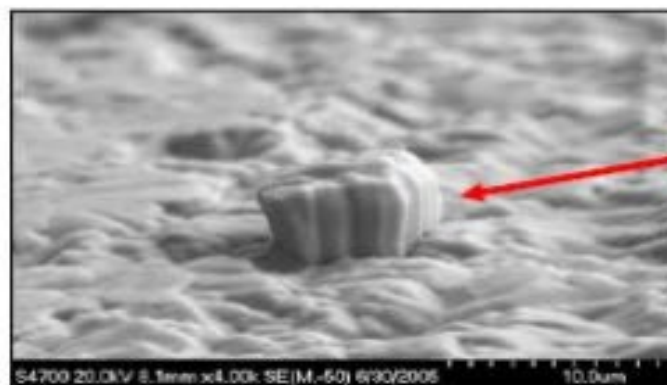
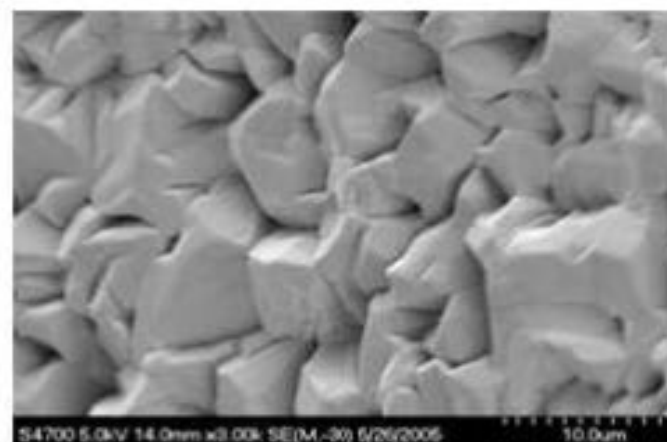


Before Plating



After Plating

EOL- Post Annealing Bake (电镀退火)

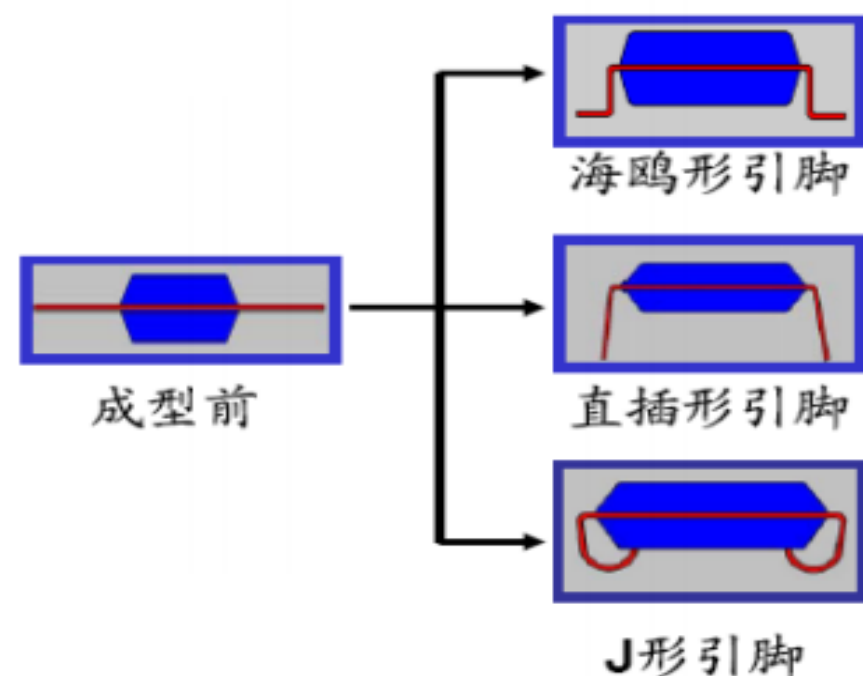
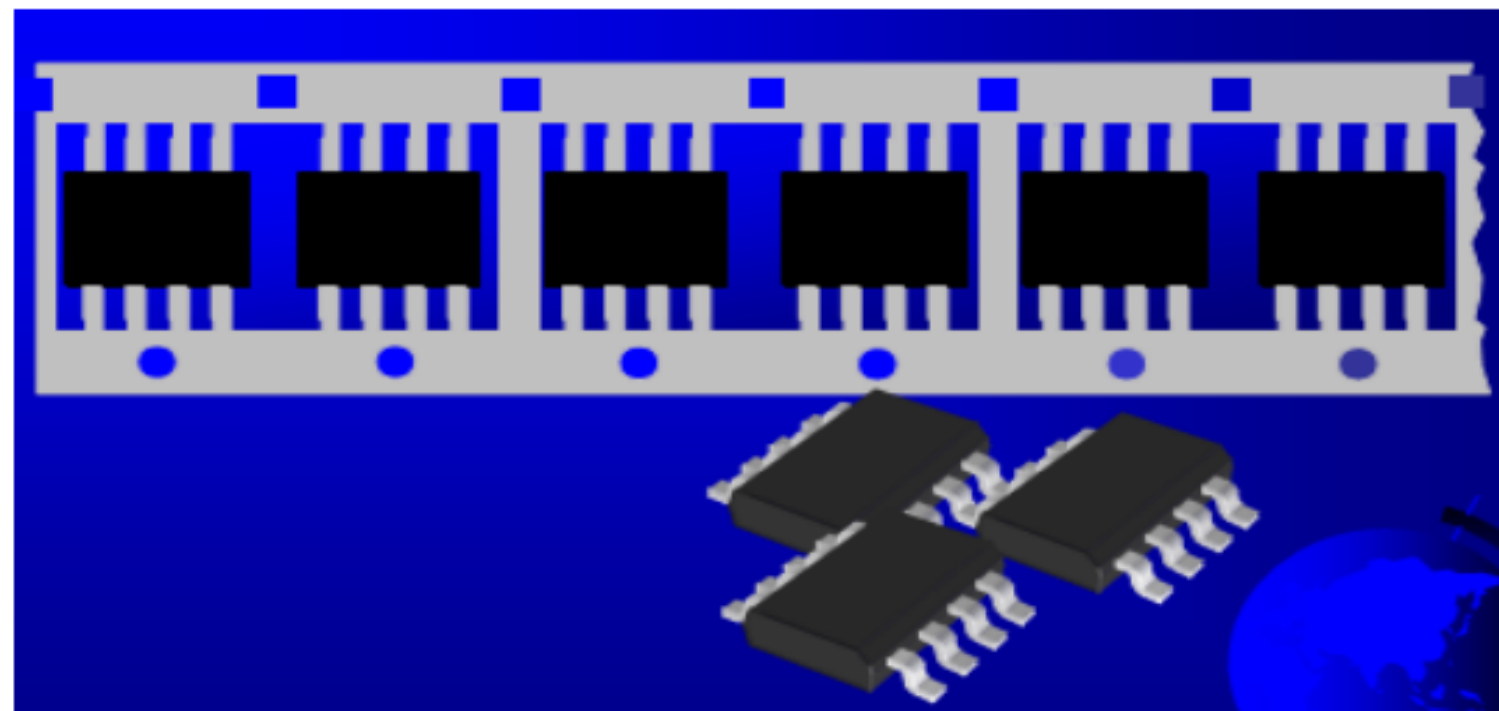


晶须，又叫 **Whisker**，是指锡在长时间的潮湿环境和温度变化环境下生长出的一种须状晶体，可能导致产品引脚的短路。

晶须

目的： 让无铅电镀后的产品在高温下烘烤一段时间，目的在于消除电镀层潜在的晶须生长（**Whisker Growth**）的问题；
条件： **150+/-5C; 2Hrs;**

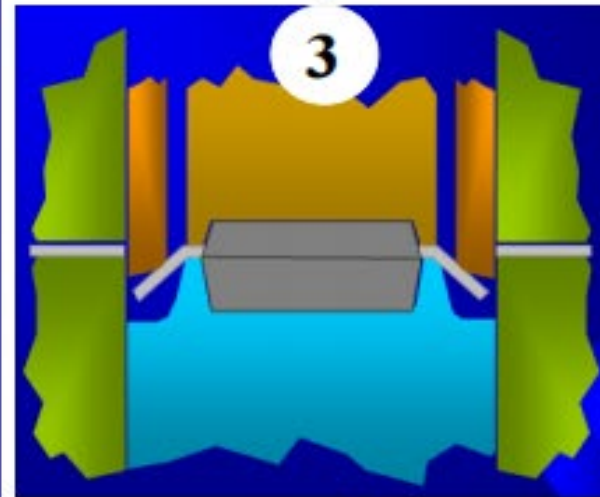
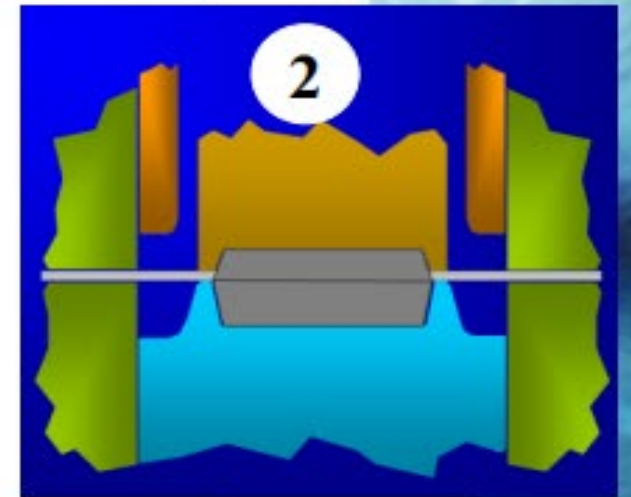
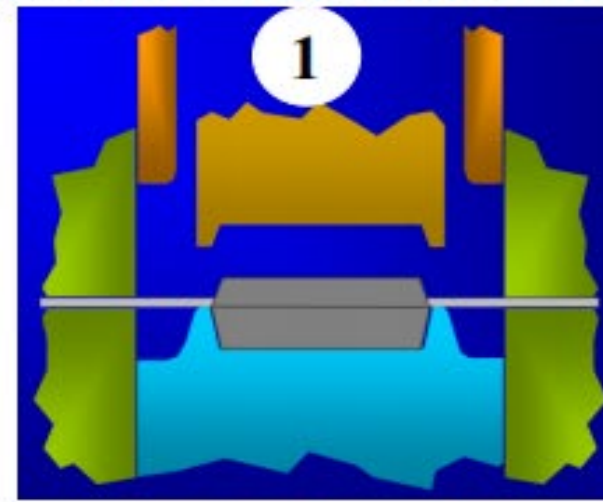
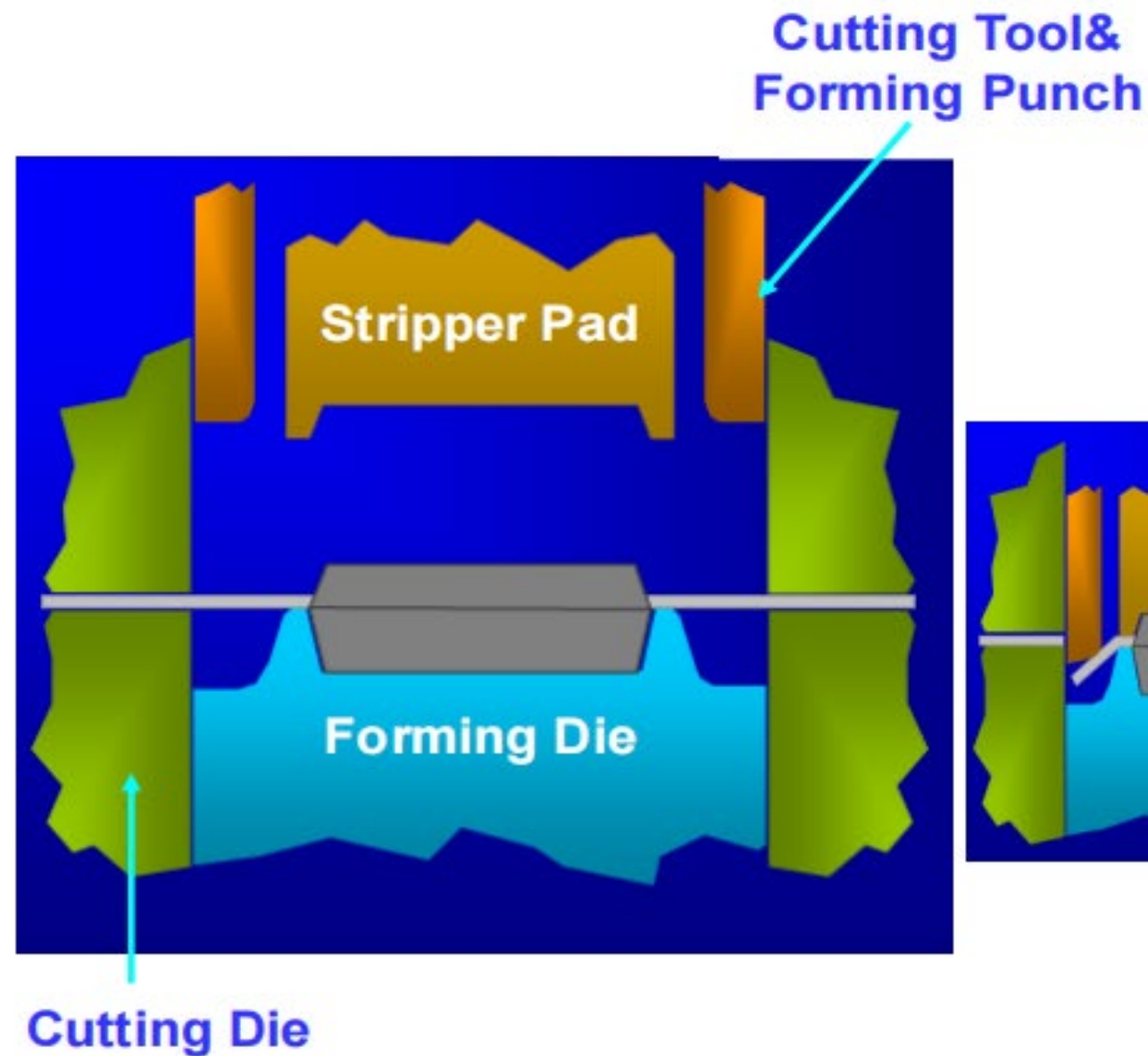
EOL- Trim&Form (切筋成型)



Trim: 将一条片的Lead Frame切割成单独的Unit (IC) 的过程;

Form: 对Trim后的IC产品进行引脚成型, 达到工艺要求的形状, 并放置进Tube或者Tray盘中;

EOL- Trim&Form (切筋成型)



EOL- Final Visual Inspection (第四道光检)



Final Visual Inspection-FVI

在低倍放大镜下，对产品外观进行检查。主要针对EOL工艺可能产生的废品：例如 **Molding**缺陷，电镀缺陷和 **Trim/Form**缺陷等；



04 如何加入我们?

加入我们



应聘流程





扫一扫上面的二维码图案，加我为朋友。

简历收集方式：
微信扫码添加
现场招聘会投递简历
邮件发送348214796@qq.com